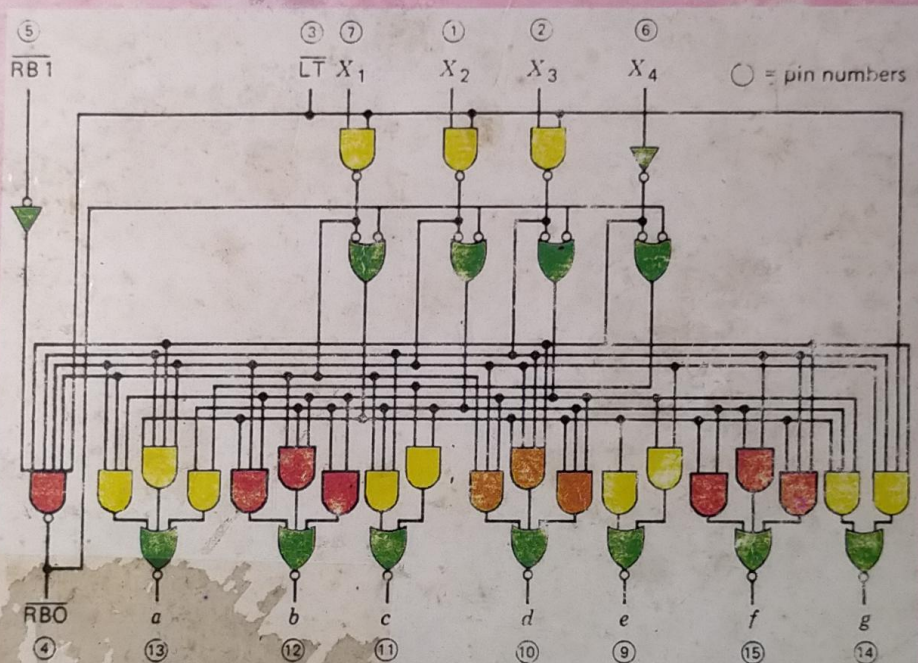


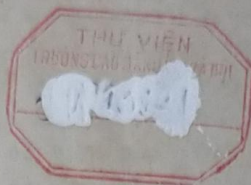
CƠ SỞ KỸ THUẬT ĐIỆN TỬ SỐ



BỘ MÔN ĐIỆN TỬ - ĐẠI HỌC THANH HOA BẮC KINH

VŨ ĐỨC THỌ dịch

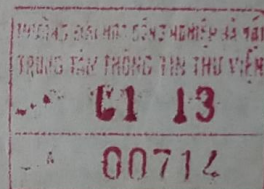
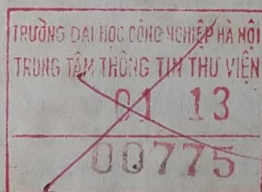
ĐỖ XUÂN THỤ giới thiệu và hiệu đính



CƠ SỞ KỸ THUẬT ĐIỆN TỬ SỐ

(GIÁO TRÌNH TINH GIẢN)

(Tái bản lần thứ ba)



NHÀ XUẤT BẢN GIÁO DỤC

MỤC LỤC

	Trang
Lời nói đầu	3
Chương 1 : NHỮNG KIẾN THỨC CƠ BẢN VỀ CẤU KIỆN BÁN DẪN	
1.1. Các kiến thức cơ bản về vật liệu bán dẫn	5
1.1.1. Vật liệu dẫn điện, cách điện và bán dẫn	5
1.1.2. Hiện tượng dẫn điện trong bán dẫn sạch	5
1.1.3. Hiện tượng dẫn điện trong bán dẫn pha tạp	7
1.2. Điốt bán dẫn	8
1.2.1. Đặc tính của chuyển tiếp PN	8
1.2.2. Cấu trúc điốt và đặc tuyến Von-ampe	10
1.2.3. Hiệu ứng điện dung của điốt bán dẫn	12
1.2.4. Đặc tính đóng mở của điốt bán dẫn	13
1.2.5. Các tham số cơ bản của điốt bán dẫn	15
1.2.6. Điốt ổn áp	15
1.3. Tranzito	17
1.3.1. Tác dụng khuếch đại và sự phân phối dòng điện trong tranzito	18
1.3.2. Đặc tính đầu vào và đặc tính đầu ra của tranzito	19
1.3.3. Đặc tính chuyển mạch của tranzito	20
1.3.4. Các tham số cơ bản của tranzito	22
1.3.5. Ảnh hưởng của nhiệt độ đến các tham số của tranzito	24
1.4. Bóng bán dẫn trường (FET Field Effect transistor)	26
1.4.1. IGFET	26
1.4.2. Tranzito hiệu ứng trường có lớp chuyển tiếp	31
Tóm tắt	35
Bài tập	35
Chương 2 : MẠCH ĐIỆN CỒNG	
2.1. Mạch điện các cồng riêng rẽ	38
2.1.1. Ba loại quan hệ logic cơ bản nhất	38
2.1.2. Mạch AND và mạch OR dùng điốt bán dẫn	39
2.1.3. Cồng NOT	43
2.1.4. Cồng NAND và cồng NOR(cồng VÀ-ĐÁO, cồng HOẶC ĐÁO)	48
2.2. Mạch điện cồng TTL	49
2.2.1. Cồng NANDTTL	50
2.2.2. Các mạch cồng TTL khác	65
2.2.3. Các mạch cồng tranzito khác	69
2.3. Mạch cồng MOS	69
2.3.1. Cồng NOT họ MOS	70
2.3.2. Cồng NAND và NOR họ MOS	76

2.3.3. Cổng truyền dẫn và chuyển mạch tương tự họ CMOS	78
Tóm tắt	79
Bài tập	79
Chương 3 : CƠ SỞ ĐẠI SỐ LOGIC	
3.1. Khái niệm cơ bản, công thức và định lý	
3.1.1. Phép toán logic và hàm logic cơ bản	89
3.1.2. Công thức và định lý	89
3.2. Các phương pháp biểu thị hàm logic	90
3.2.1. Bảng chân lý	98
3.2.2. Biểu thức hàm số	98
3.2.3. Bảng Karnaugh	99
3.2.4. Sơ đồ logic	104
3.3. Phương pháp tối thiểu hóa hàm logic	108
3.3.1. Khái niệm về tối thiểu hóa	109
3.3.2. Phương pháp tối thiểu hóa bằng công thức	109
3.3.3. Phương pháp tối thiểu hóa bằng hình vẽ	111
3.3.4. Chuyển đổi biểu thức ORAND tối thiểu thành biểu thức tối thiểu các dạng NAND - NAND, NORAND, NOR-NOR tối giản	112
3.4. Sự tối thiểu hóa hàm logic ràng buộc	117
3.4.1. Khái niệm ràng buộc, điều kiện ràng buộc.	119
3.4.2. Tối thiểu hóa hàm logic ràng buộc	119
Tóm tắt	120
Bài tập	124
Chương 4 : MẠCH LOGIC TỔ HỢP	125
4.1. Đặc điểm cơ bản và phương pháp thiết kế của mạch logic tổng hợp	133
4.1.1. Phương pháp biểu thị và phân tích đặc điểm cơ bản và chức năng logic của mạch logic tổ hợp	133
4.1.2. Phương pháp thiết kế logic mạch tổ hợp	134
4.2. Bộ mã hóa	136
4.2.1. Khái niệm mã hóa	136
4.2.2. Bộ mã hóa nhị phân	137
4.2.3. Bộ mã hóa nhị - thập phân	139
4.2.4. Bộ mã hóa ưu tiên	140
4.2.5. Vi mạch cỡ vừa (MSI) bộ mã hóa ưu tiên	142
4.2.6. Một số mã thông dụng	143
4.3. Bộ giải mã	147
4.3.1. Bộ giải mã nhị phân	147
4.3.2. Bộ giải mã (BCD) - thập phân	149
4.3.3. Bộ giải mã của hiển thị kí tự	152
4.4. Bộ so sánh	156
4.4.1. Bộ so sánh bằng nhau	156
4.4.2. Bộ so sánh	158
4.4.3. ICMSI bộ so sánh 4 bit	160
4.5. Bộ cộng	162
4.5.1. Bộ cộng nửa	162
4.5.2. Bộ cộng đủ	163
4.5.3. Bộ cộng có nhớ nối tiếp	164

4.6. Bộ chọn kênh	165
4.7. ROM (Bộ nhớ chỉ đọc – Read Only Memory)	166
4.7.1. Bộ nhớ cố định chỉ đọc (ROM)	166
4.7.2. Bộ nhớ chỉ đọc có thể ghi trình tự (PROM)	168
4.7.3. Bộ nhớ chỉ đọc có thể viết lại (EPROM)	168
4.8. Mạng logic lập trình (PLA)	169
4.9. Nguy hiểm chạy đua trong các mạch tổ hợp	171
4.9.1. Nguyên nhân sinh ra hiện tượng nguy hiểm chạy đua	172
4.9.2. Phương pháp trừ bỏ nguy hiểm chạy đua.	173
Tóm tắt	175
Bài tập	176
Chương 5 : MẠCH FLIP – FLOP	
5.1. Một số cấu trúc mạch thường gặp của Flip Flop	180
5.1.1. Flip Flop RS cơ bản	180
5.1.2. Flip Flop RS đồng bộ	183
5.1.3. Flip Flop RS master slave	184
5.1.4. Flip Flop JK master slave	186
5.1.5. Flip Flop JK kích bằng sườn xung (Edge triggered FF)	189
5.1.6. Flip Flop D	190
5.1.7. Flip Flop CMOS	192
5.2. Phân loại Flip Flop theo chức năng, sự chuyển đổi lẫn nhau	194
5.2.1. Phân loại Flip Flop theo chức năng	195
5.2.2. Sự chuyển đổi lẫn nhau của các loại Flip Flop định thời theo CP	200
5.3. Đặc tính công tác xung và chỉ tiêu chủ yếu của Flip Flop	205
5.3.1. Đặc tính công tác xung của Flip Flop	205
5.3.2. Các chỉ tiêu chủ yếu của vi mạch (IC) Flip Flop	207
Tóm tắt	209
Bài tập	210
Chương 6 : MẠCH DÂY	
6.1. Đại cương về mạch dây	216
6.1.1. Đặc điểm và phương pháp miêu tả chức năng	216
6.1.2. Phương pháp cơ bản phân tích chức năng logic mạch dây))	217
6.2. Bộ đếm	218
6.2.1. Đặc điểm và phân loại bộ đếm	218
6.2.2. Bộ đếm đồng bộ	219
6.2.3. Bộ đếm dị bộ	231
6.2.4. Bộ đếm IC cổ trung bình (MSI)	238
6.3. Bộ nhớ	244
6.3.1. Bộ nhớ cơ bản	244
6.3.2. Bộ ghi dịch	246
6.3.3. Ví dụ về ứng dụng bộ nhớ	249
6.4. Bộ tạo xung tuần tự	255
6.5. Bộ nhớ RAM và dụng cụ ghép điện tích CCD	257
6.5.1. Bộ nhớ RAM	257
6.5.2. Dụng cụ ghép điện tích CCD	264

6.6. Thiết kế mạch dây	267
6.6.1. Thiết kế bộ đếm đồng bộ	267
6.6.2. Thiết kế bộ đếm dị bộ	276
6.6.3. Thiết kế mạch dây.	284
Tóm tắt	287
Bài tập	288
Chương 7 : PHÁT XUNG VÀ TẠO DẠNG XUNG	
7.1. Bộ phát xung	292
7.1.1. Bộ dao động đa hài cơ bản cổng NANDTTL	292
7.1.2. Bộ dao động đa hài vòng RC	294
7.1.3. Bộ dao động đa hài thạch anh	297
7.1.4. Bộ dao động đa hài CMOS	298
7.2. Trigonometria	300
7.2.1. Trigonometria ICTTL	300
7.2.2. Trigonometria CMOS	304
7.3. Mạch đa hài đợi	304
7.3.1. Mạch đa hài đợi CMOS	305
7.3.2. Đa hài đợi họ TTL	307
7.4. IC định thời	309
7.4.1. IC định thời họ CMOS	309
7.4.2. Ví dụ ứng dụng IC định thời	311
Tóm tắt	313
Bài tập	314
Chương 8 : BIẾN ĐỔI SỐ - TƯƠNG TỰ VÀ BIẾN ĐỔI TƯƠNG TỰ - SỐ	
8.1. Giới thiệu chung	316
8.2. Bộ biến đổi DAC	316
8.2.1. Bộ biến đổi DAC điện trở hình T	316
8.2.2. Các chỉ tiêu kĩ thuật chủ yếu của bộ biến đổi DAC	321
8.2.3. Ví dụ IC 1 chip DAC	322
8.3. Bộ biến đổi ADC	324
8.3.1. Các bước chuyển đổi AD và định lí lấy mẫu	324
8.3.2. Mạch điện lấy mẫu - nhớ mẫu	327
8.3.3. Bộ biến đổi ADC xấp xỉ tiệm cận	328
8.3.4. Các chỉ tiêu kĩ thuật chủ yếu của ADC	330
8.3.5. Ví dụ IC 1 chip ADC	330
8.4. Ví dụ ứng dụng ADC và DAC	333
8.4.1. Tính năng kĩ thuật chủ yếu của hệ thống thu thập số liệu	333
8.4.2. Cấu trúc mạch điện và nguyên lí làm việc	333
Tóm tắt	340
Bài tập	340
Phụ lục I : Phương pháp đặt tên, kí hiệu mạch điện tích hợp bán dẫn	342
Phụ lục II : Hệ đếm và chuyển đổi	345
Phụ lục III : Phương pháp biểu thị số nhị phân trong máy tính	349
Phụ lục IV : Bộ khuếch đại thuật toán	352
Mục lục	357

Chịu trách nhiệm xuất bản:

Giám đốc NGÔ TRẦN ÁI

Tổng biên tập VŨ DƯƠNG THỤY

Biên tập lần đầu và tái bản:

THANH BÌNH

Trình bày bìa:

ĐOÀN HỒNG

Sửa bản in:

BÌNH MINH

Chế bản:

PHÒNG CHẾ BẢN (NXB GIÁO DỤC)

CƠ SỞ KỸ THUẬT ĐIỆN TỬ SỐ

In 3.000 cuốn, khổ 19 x 27 cm (QĐ 13/TK), tại Xí nghiệp In Hải Phòng,
số 50 Đinh Tiên Hoàng. Số in 693. Giấy phép xuất bản số 1536/439-00/CXB.
In xong và nộp lưu chiểu tháng 7 năm 2001.